



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08289542 A

(43) Date of publication of application: 01.11.96

(51) Int. Cl

H02M 3/338

(21) Application number: 07090687

(22) Date of filing: 17.04.95

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

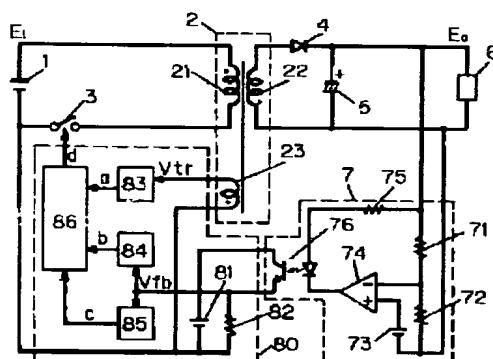
(72) Inventor: ISHII TAKUYA
TSUMIKI TADASHI
KOYAMA OSAMU
YABU NORIMASA**(54) SWITCHING POWER SUPPLY SYSTEM****(57) Abstract:**

PURPOSE: To provide a switching power supply system which is used in various kinds of electronic equipments, especially an RCC, and which operates stably even under a light load by preventing the increase in a switching frequency under a light load or rather actively lowering the frequency and thereby lessening a turn-on loss.

CONSTITUTION: This system is provided with a controlling circuit 80. The controlling circuit 80 sets the minimum off-state time which would be longer as a load gets lighter based on a feedback signal from a detecting circuit 7. After the passage of the minimum off-state time, the controlling circuit 80 sees if the flyback voltage appears in a tertiary winding 23. If the controlling circuit 80 detects no flyback voltage in the tertiary winding 23, it turns a switching device 3 on and then determines the on-state time of the switching device based on the feedback signal of the detecting circuit 7 so that the output DC voltage may be stabilized. By providing such a controlling circuit in this system, a switching frequency gets lowered as a load gets lighter and then a turn-on loss can be

lessened and thereby the system can operate stably even under a light load.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-289542

(43) 公開日 平成8年(1996)11月1日

(51) Int.Cl.⁶
H 02 M 3/338

識別記号 廈内整理番号

F I
H 02 M 3/338

技術表示箇所
A

審査請求 未請求 請求項の数8 O L (全14頁)

(21) 出願番号 特願平7-90687
(22) 出願日 平成7年(1995)4月17日

(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 石井 阜也
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 穂木 正
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 小山 理
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 弁理士 滝本 智之 (外1名)
最終頁に続く

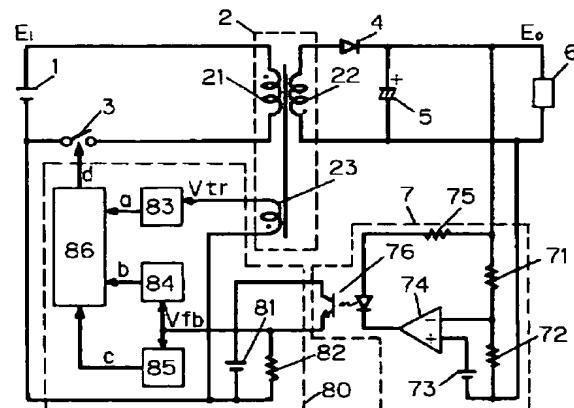
(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【目的】 各種電子機器に使用されるスイッチング電源装置、特にRCCにおいて軽負荷時におけるスイッチング周波数の高周波化を抑制し、むしろ積極的に低周波化することにより、ターンオン損失を低減し、より軽負荷でも安定動作するスイッチング電源装置を提供する。

【構成】 検知回路7からの帰還信号に基づいて負荷が軽いほど長くなる最小オフ時間を決定し、最小オフ時間後に3次巻線23のフライバック電圧が発生していないのを検出してスイッチング素子3をオンさせ、検知回路7からの帰還信号に基づいて出力直流電圧を安定化するようにスイッチング素子のオン時間を決定する機能を有する制御回路80を備えた構成とすることにより、軽負荷であるほどスイッチング周波数を低周波化し、ターンオン損失が少なく、より軽負荷でも安定動作するスイッチング電源装置が得られる。

1	入力直流電源	21	1次巻線
2	トランス	22	2次巻線
3	スイッチング素子	23	3次巻線
4	ダイオード	80	制御回路
5	出力コンデンサ	83	タイミング回路
6	負荷	84	オン時間設定回路
7	検知回路	85	オフ時間設定回路
		86	ドライブ回路



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】入力直流電源と、
1次巻線と2次巻線と3次巻線を有するトランスと、
前記入力直流電源と前記1次巻線と直列に接続されるスイッチング素子と、
前記2次巻線に発生するフライバック電圧を整流平滑し、
負荷に出力直流電圧を供給するダイオードと出力コンデンサと、
前記出力直流電圧を検知する検知回路と、

前記検知回路からの帰還信号に基づいて負荷が軽いほど
長くなる最小オフ時間を決定する機能と、前記最小オフ
時間後に前記3次巻線のフライバック電圧が発生してい
ないのを検出して前記スイッチング素子をオンさせる機
能と、前記検知回路からの帰還信号に基づいて前記出力
直流電圧を安定化するように前記スイッチング素子のオ
ン時間を決定する機能とを有する制御回路とを備えたス
イッチング電源装置。

【請求項2】前記制御回路は、

前記3次巻線に発生する電圧を検出しフライバック電圧
がない期間ターンオン信号を出力するタイミング回路
と、

前記検知回路からの帰還信号を受電し、前記スイッチン
グ素子がオンの時に前記出力直流電圧を安定化するよう
に前記スイッチング素子のオン時間を決定し、ターンオ
フ信号を出力するオン時間設定回路と、

前記検知回路からの帰還信号を受電し、前記帰還信号が
前記オン時間設定回路が前記スイッチング素子のオン時
間を短くする方向であるほど、長くなる最小オフ時間を
決定し、前記スイッチング素子がオフの時に最小オフ時
間信号を出力するオフ時間設定回路と、

前記ターンオン信号と前記ターンオフ信号と前記最小オ
フ時間信号を受電し、前記ターンオフ信号の受電によ
つて前記スイッチング素子をオフし、オフ後は前記最小オ
フ時間信号の受電期間は前記スイッチング素子のオフを
維持し、前記最小オフ時間が終了した後に前記ターンオ
ン信号の受電によって前記スイッチング素子をオンさせ
るドライブ回路とから構成される請求項1記載のスイッ
チング電源装置。

【請求項3】前記オン時間設定回路は、第1のコンデン
サを有し、前記スイッチング素子がオンの時に前記3次
巻線に発生するフォワード電圧に応じた電流で前記第1
のコンデンサを第1の所定の電圧から充電あるいは放電
するとともに、前記検知回路からの帰還信号から得られ
る帰還電圧と前記第1のコンデンサの電圧を比較し、前
記第1のコンデンサの電圧が充電あるいは放電によって
前記帰還電圧に至ると前記ターンオフ信号を出力する構
成とし、

前記オフ時間設定回路は、第2のコンデンサを有し、前
記スイッチング素子がオフすると前記最小オフ時間信号
を出力し、同時に前記第2のコンデンサを第2の所定の

2

電圧から所定の電流で充電あるいは放電するとともに、
前記帰還電圧と前記第2のコンデンサの電圧を比較し、
前記第2のコンデンサの電圧が充電あるいは放電によ
つて前記帰還電圧に至ると前記最小オフ時間信号をオフに
する構成とした請求項2記載のスイッチング電源装置。

【請求項4】前記オフ時間設定回路は、第3の所定の電
圧を設け、前記最小オフ時間信号を出力すると同時に、
前記第2のコンデンサを第2の所定の電圧から所定の電
流で充電あるいは放電を開始すると、前記第3の所定の電
圧に至るまでの期間は充電あるいは放電を維持し、前
記最小オフ時間信号を出力し続けることより、前記最小
オフ時間にさらに下限値を設定したことを特徴とする請
求項3記載のスイッチング電源装置。

【請求項5】前記オフ時間設定回路は、前記第2のコン
デンサを第2の所定の電圧から前記第3の所定の電圧に
至るまでの期間は第1の所定の電流で充電あるいは放電
し、前記第3の所定の電圧からは第2の所定の電流で充
電あるいは放電することを特徴とする請求項4記載のス
イッチング電源装置。

【請求項6】前記オン時間設定回路と前記オフ時間設定
回路はコンデンサを共有し、

前記オン時間設定回路は、前記ターンオフ信号をオンに
すると同時に前記コンデンサの電圧を第2の所定の電圧
に急速に充電あるいは放電する構成とし、

前記オフ時間設定回路は、前記最小オフ時間信号をオフ
にすると同時に前記コンデンサの電圧を第1の所定の電
圧に急速に充電あるいは放電する構成とした請求項3から
5のいずれかに記載のスイッチング電源装置。

【請求項7】前記最小オフ時間に上限値を設けたことを
特徴とする請求項1記載のスイッチング電源装置。

【請求項8】オンオフするスイッチング素子により、入
力直流電圧を高周波交流電圧に変換し、トランスあるいは
チョークコイルを介して再び整流平滑し、負荷に出力
直流電圧を供給するとともに、前記出力直流電圧を検知
する検知回路からの帰還信号に基づいて、制御回路によ
り前記スイッチング素子のオンオフ比を調整し、前記出
力直流電圧を安定化するスイッチング電源装置において、

前記制御回路が、前記帰還信号が前記スイッチング素子
のオン時間を短くする方向であるほど、前記スイッチン
グ素子のオフ時間を長くする機能を有することを特徴と
するスイッチング電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は各種電子機器に安定な直
流電圧を供給するスイッチング電源装置に関するもので
ある。

【0002】

【従来の技術】近年、スイッチング電源装置はその高効
率な変換特性から各種電子機器の電源として多用されて

50

いる。従来のスイッチング電源装置としてはRCC（リング・ショーケ・コンバータ）と呼ばれる図16に示すような自励発振式スイッチング電源装置がある。

【0003】以下に従来のスイッチング電源装置として、図16を参照しながらその動作を説明する。図16において、1は入力直流電源であり、その電圧をE_iとする。2はトランスであり、1次巻線21、2次巻線22、3次巻線23を有する。3はスイッチング素子、4はダイオード、5は出力コンデンサであり、スイッチング素子3がオンオフを繰り返すことにより、入力直流電圧E_iを高周波交流電圧に変換して1次巻線21に入力し、2次巻線22に発生するフライバック電圧をダイオード4と出力コンデンサ5とで整流平滑し、負荷6へ出力直流電圧として供給する。この出力直流電圧をE_oとする。7は検知回路、8は制御回路であり、出力直流電圧を検知した検知回路から制御回路8へ出力直流電圧E_oの情報を伝達する。制御回路8は3次巻線23のフライバック電圧がなくなるとスイッチング素子3をオンし、そのオン時間を出力直流電圧E_oを安定化するように決定する機能を有する。

【0004】以上のように構成されたスイッチング電源装置について、以下にその動作を説明する。まずスイッチング素子3がオンしている時、1次巻線21には入力直流電圧E_iが印加され、トランス2を励磁する。スイッチング素子3オフすると、トランス2の励磁エネルギーはフライバック電圧として発生し、ダイオード4と出力コンデンサ5とで整流平滑され、負荷6へ出力直流電圧E_oが供給される。トランス2の励磁エネルギーが放出されると、フライバック電圧はなくなり、各巻線にはリング電圧が発生する。制御回路8はフライバック電圧がなくなったのを検知し、再びスイッチング素子3をオンする。このようにスイッチング素子3のオン時間T_{on}に励磁される磁束とオフ時間T_{off}に消磁される磁束は等しくなるから、1次巻線21と2次巻線22との巻数比が1であれば、

$$E_i \cdot T_{on} = E_o \cdot T_{off} \quad (1)$$

の関係が成立つ。従って制御回路8が検知回路7からの出力直流電圧E_oの情報を元にオン時間T_{on}を適正に決定すれば、出力直流電圧E_oを安定化することができる。

【0005】トランス2の励磁インダクタンスをLとすると、スイッチング素子3のオン時間中に入力直流電源1から流れ込む電流は、 $E_i \cdot T_{on} / L$ をピーク値とする鋸波電流であるから、入力電力P_iは次式で表される。

$$[0006] P_i = E_i^2 T_{on} / (2L) \cdot \{ T_{on} / (T_{on} + T_{off}) \}$$

(1)より、E_i一定であれば、T_{on}とT_{off}の比も一定となるので、

$$P_i \propto T_{on} \propto 1/f \quad (2)$$

となる。fはスイッチング周波数である。即ちスイッチング周波数fは負荷の重さに反比例して変動する特性を有する。

【0007】

【発明が解決しようとする課題】しかしながら上記の従来の構成では、スイッチング周波数fが、負荷の重さに反比例して変動するため、負荷が軽くなるほど高周波化していく。スイッチング周波数fが高周波化すると、スイッチング素子3のターンオン損失が増加し、軽負荷時の効率劣化を招く。また、制御回路8のドライブ能力やスイッチング素子3の性能により存在するオン時間T_{on}の最小値に至ると、間欠発振を起こすなど、安定な動作ができなくなるといった問題があった。

【0008】この問題点を解決する手段としては、例えば特許公告平5-57827に開示されているように、最小オフ時間T_{off} (MIN) を制御回路で設定し、負荷が軽くなってもスイッチング周波数fが高周波化しないようにするといった方法がある。しかしこの方法はスイッチング周波数の高周波化を抑制するにとどまり、最小オフ時間T_{off} (MIN) で設定された上限スイッチング周波数は、重負荷時のスイッチング周波数に比べれば高いレベルにあるので、その効果に限界があった。

【0009】本発明は上記従来の問題点を解決するもので、軽負荷時においては積極的にスイッチング周波数を低くすることにより、スイッチング素子3のターンオン損失を低減して効率劣化を防ぎ、さらにより軽負荷まで動作の安定性を確保することの可能なスイッチング電源装置を提供することを目的とする。

【0010】

【課題を解決するための手段】この目的を達成するためには本発明のスイッチング電源装置は、入力直流電源と、1次巻線と2次巻線と3次巻線を有するトランスと、前記入力直流電源と前記1次巻線と直列に接続されるスイッチング素子と、前記2次巻線に発生するフライバック電圧を整流平滑し、負荷に出力直流電圧を供給するダイオードと出力コンデンサと、前記出力直流電圧を検知する検知回路と、前記検知回路からの帰還信号に基づいて負荷が軽いほど長くなる最小オフ時間を決定する機能と、前記最小オフ時間後に前記3次巻線に発生するフライバック電圧がなくなると前記スイッチング素子をオンさせる機能と、前記検知回路からの帰還信号に基づいて前記出力直流電圧を安定化するように前記スイッチング素子のオン時間を決定する機能とを有する制御回路とを備えた構成を有している。

【0011】

【作用】この構成によって、検知回路からの情報で軽負荷であることを制御回路が認識し、軽負荷であるほどスイッチング素子のオフ時間を長く設定するで、積極的にスイッチング周波数を低くすることができ、スイッチ

グ素子のターンオン損失を低減して効率劣化を防ぎ、さらにより軽負荷まで動作の安定性を確保することができる。

【0012】

【実施例】

(実施例1) 以下本発明の一実施例について、図面を参照しながら説明する。図1は本発明の第1の実施例におけるスイッチング電源装置の回路構成図を示すものである。図1において、1は入力直流電源であり、その電圧を E_i とする。2はトランスであり、1次巻線21、2次巻線22、3次巻線23を有する。3はスイッチング素子、4はダイオード、5は出力コンデンサであり、スイッチング素子3がオンオフを繰り返すことにより、入力直流電圧 E_i を高周波交流電圧に変換して1次巻線21に入力し、2次巻線22に発生するフライバック電圧をダイオード4と出力コンデンサ5ことで整流平滑し、負荷6へ出力直流電圧として供給する。この出力直流電圧を E_o とする。7は検知回路であり、抵抗71および72、基準電圧源73、エラーアンプ74、抵抗75とフォトカプラ76から構成される。検知回路7は、出力直流電圧 E_o を抵抗71と72で分割し、この分割電圧を基準電圧73とエラーアンプ74が比較し、エラーアンプ74の出力に接続された抵抗75とフォトカプラ76を介して、出力直流電圧 E_o の情報として帰還信号を出力する。80は制御回路であり、帰還信号即ちフォトカプラ76のトランジスタ電流を帰還電圧 V_{fb} に変換する基準電圧源81と抵抗82、3次巻線23の発生する電圧 V_{tr} を受電し、 V_{tr} のフライバック電圧がなくなったタイミングでターンオン信号aを出力するタイミング回路83と、 V_{fb} を受電して V_{fb} が高くなるほどスイッチング素子3のオン時間を短くするようにターンオフ信号bを出力するオン時間設定回路84と、 V_{fb} を受電して V_{fb} が高くなるほどスイッチング素子3の最小オフ時間を長くするように最小オフ時間信号cを出力するオフ時間設定回路85と、ターンオン信号aとターンオフ信号bと最小オフ時間信号cを受電して、ターンオフ信号bによってスイッチング素子3をターンオフすると、最小オフ時間信号cによって少なくとも最小オフ時間はオフを維持し、最小オフ時間後のターンオン信号aによってスイッチング素子3をオンするドライブ信号dを出力するドライブ回路86とから構成される。

【0013】以上のように構成されたスイッチング電源装置について、図2及び図3を用いてその動作を説明する。図2は本実施例の要部波形を示すタイミングチャートであり、3次巻線23の電圧 V_{tr} 、タイミング回路83のターンオン信号a、オン時間設定回路84のターンオフ信号b、オフ時間設定回路85の最小オフ時間信号c、ドライブ回路86のドライブ信号dの様子を重負荷時と軽負荷時について表す。図3はスイッチング素子3のオン時間 T_{on} 、オフ時間 T_{off} 及び最小オフ時

間 T_{off} (MIN)と、帰還電圧 V_{fb} の関係を示す。検知回路7は、軽負荷時のように出力直流電圧 E_o が上昇しようとすると、帰還信号即ちフォトカプラ76のトランジスタ電流を増やすように動作するので、帰還電圧 V_{fb} も上昇する。逆に重負荷時においては帰還電圧 V_{fb} は低くなる。帰還電圧 V_{fb} の低い重負荷時においては、最小オフ時間 T_{off} (MIN)も短く、スイッチング素子3のオフ時間 T_{off} はトランス2の励磁エネルギー放出期間で決まり、本実施例のスイッチング電源装置も従来例と同様の動作をする。負荷が軽くなり帰還電圧 V_{fb} が上昇すると、スイッチング素子3のオン時間 T_{on} は短くなり、スイッチング電源装置への入力電力を抑制することにより出力直流電圧 E_o は安定化される。同じ比率でオフ時間 T_{off} も短くなるので、スイッチング周波数も高くなっていく。

【0014】さらに負荷が軽くなると、やがてトランス2の励磁エネルギー放出期間より最小オフ時間 T_{off} (MIN)は長くなる。このためトランス2の励磁エネルギー放出を示すターンオン信号aは無視され、オフ時間 T_{off} は最小オフ時間 T_{off} (MIN)で決まるようになる。トランス2の励磁エネルギー放出後は、トランス2の励磁インダクタンスとこれと等価的に並列接続される寄生容量との共振によるリングング電圧が発生する。3次巻線23の電圧 V_{tr} を検出しているパルス発生回路83は、このリングング電圧の周期でターンオン信号aを出力し続け、最小オフ時間 T_{off} (MIN)の後に出力されたターンオン信号aによって、ドライブ回路86はスイッチング素子3をオンするのである。最小オフ時間 T_{off} (MIN)は負荷が軽いほど長くなるので、スイッチング周波数は高周波化せず、逆に低周波化していく。この様子を図4に示す。

【0015】スイッチング素子3のスイッチング一周期当たりのターンオン損失は負荷によらずほぼ一定であるので、スイッチング周波数が低いほど低減される。また、既述のように負荷が軽くなると帰還信号は増大し、帰還電圧 V_{fb} が上昇するのでスイッチング素子3のオン時間 T_{on} は短くなり、スイッチング電源装置への入力電力を抑制することにより出力直流電圧 E_o を安定化しようとするが、最小オフ時間 T_{off} (MIN)は逆に長くなり、入力電力の抑制に拍車がかかるので、同じ負荷条件ならオン時間 T_{on} は従来例ほど短くはならない。このため制御回路80のドライブ能力やスイッチング素子3の性能により存在するオン時間 T_{on} の最小値に至ると、間欠発振を起こすなど安定な動作ができないといった負荷条件を、より軽負荷側に移し安定動作領域を広げることができる。

【0016】以上のように本実施例によれば、入力直流電源1と、1次巻線21と2次巻線22と3次巻線23を有するトランス2と、入力直流電源1と1次巻線21と直列に接続されるスイッチング素子3と、2次巻線2

2に発生するフライバック電圧を整流平滑し、負荷に出力直流電圧E_oを供給するダイオード4と出力コンデンサ6と、出力直流電圧E_oを検知する検知回路7と、検知回路7からの帰還信号に基づいて負荷が軽いほど長くなる最小オフ時間T_{off} (MIN)を決定し、最小オフ時間T_{off} (MIN)後に3次巻線23のフライバック電圧が発生していないのを検出してスイッチング素子3をオンさせ、検知回路7からの帰還信号に基づいて出力直流電圧E_oを安定化するようにスイッチング素子3のオン時間T_{on}を決定する機能を有する制御回路80とを備えた構成とすることにより、軽負荷時においては積極的にスイッチング周波数を低くすることができ、スイッチング素子3のターンオン損失を低減して効率劣化を防ぎ、さらにより軽負荷まで動作の安定性を確保することができる。

【0017】(実施例2)以下本発明の第2の実施例について、図面を参照しながら説明する。図5は本発明の第2の実施例におけるスイッチング電源装置の制御回路を示すものである。制御回路以外の構成は図1と同様なので省略した。また図5に示した制御回路は図1の制御回路80と基本的な動作は同様であり、制御回路80をより具体的に表すとともに、機能を追加した請求項3に相当するものである。図5において、23はトランス2の3次巻線、76はフォトカブラのトランジスタ、81は基準電圧源、82は抵抗、83はタイミング回路、84はオン時間設定回路、85はオフ時間設定回路、86はドライブ回路であり、図1のものと基本的な動作は同様であるので同じ符号を付与した。基準電圧源81は、ダイオード811、コンデンサ812とレギュレータ回路813から構成される。タイミング回路83は、抵抗831～834、ダイオード835、PNPトランジスタ836とNPN837から構成される。オン時間設定回路84は、抵抗841、842、NPNトランジスタ843、844、PNPトランジスタ845、第1のコンデンサ846、フェナーダイオード847、848と比較器849から構成される。オフ時間設定回路85は、定電流源851、第2のコンデンサ852、抵抗853、854、NPNトランジスタ855、856と比較器857から構成される。ドライブ回路86は、NOT回路861、NOR回路862～864と増幅器865から構成される。

【0018】以上のように構成された制御回路についてその動作を説明する。基準電圧源81は、3次巻線23のフライバック電圧をダイオード811とコンデンサ812で整流平滑し、レギュレータ回路813を介して基準電圧V_{cc}を各回路に供給する。

【0019】タイミング回路83は3次巻線23の電圧V_{tr}を抵抗831を介してPNPトランジスタ836で受ける。スイッチング素子3がオフで3次巻線23にフライバック電圧が発生している時、PNPトランジ

タ836は逆バイアスされるのでオフとなる。ダイオード835はPNPトランジスタ836の逆電圧保護のために挿入される。この時、抵抗832を介してベース電流を供給されるNPNトランジスタ837はオンするので、出力されるターンオン信号aはLレベルとなる。また、抵抗834にはV_{cc}から抵抗833とNPNトランジスタ837を介して電流が流れるので、電圧降下V834が発生している。NPNトランジスタ837のベース電圧は從ってV_{be}+V834となる。3次巻線23のフライバック電圧がなくなり、PNPトランジスタ836のベース電圧がV834を下回ると、PNPトランジスタ836はオンし、NPNトランジスタ837はオフするので、出力されるターンオン信号aはHレベルとなる。

【0020】オン時間設定回路84は、ドライブ回路86から出力されるドライブ信号dを抵抗842を介してPNPトランジスタ845で受ける。スイッチング素子3がオフ、即ちドライブ信号dがLレベルの時、PNPトランジスタ845はオン状態であるので第1のコンデンサ846はフェナーダイオード847の電圧V_{z1}まで充電されている。この電圧V_{z1}が第1の所定の電圧である。ドライブ信号dがHレベルになり、スイッチング素子3がオンすると、PNPトランジスタ845はオフし、NPNトランジスタ844を介して第1のコンデンサ846は第1の所定の電圧V_{z1}から放電される。NPNトランジスタ844はエミッタを抵抗831を介して3次巻線23に接続されるとともに、NPNトランジスタ843とミラー構成になっている。従ってNPNトランジスタ844のエミッタ電位は0Vに固定され、抵抗831を介して流れる電流はNPNトランジスタ844を介して流れる第1のコンデンサ846の放電電流と等しくなる。3次巻線23には入力直流電圧E_iに比例したフォワード電圧が発生しているので、この放電電流も入力直流電圧E_iに比例している。第1のコンデンサ846の電圧V_{c1}は、比較器849によって帰還電圧V_{fb}と比較され、V_{c1}の放電が進み、V_{c1} < V_{fb}となると、出力されるターンオフ信号bはHレベルになる。ターンオフ信号bがHレベルになり、ドライブ信号dがLレベルになると、PNPトランジスタ845はオンしてV_{c1}を第1の所定の電圧V_{z1}まで急速に充電するとともに、スイッチング素子3がオフするので3次巻線23にはフォワード電圧がなくなり、NPNトランジスタ844はオフする。この時、V_{c1} > V_{fb}となるので、ターンオフ信号bはLレベルに戻る。スイッチング素子3のオン時間T_{on}は次のように求まる。1次巻線21の巻数をN1、3次巻線23の巻数をN3とし、巻数比をn = N3/N1とする。抵抗831の抵抗値をR_{tr}、第1のコンデンサ846の静電容量をC₁とする。3次巻線23に発生するフォワード電圧はnE_iであるから、オン時間T_{on}は、第1のコンデンサ

846の電圧Vc1が放電電流nEi/Rtrで、第1の所定の電圧Vz1から帰還電圧Vfbまで放電される*

$$Ton = (Vz1 - Vfb) \cdot C1 \cdot Rtr / (nEi)$$

となる。帰還電圧Vfbが高くなるほど、オン時間Tonは短くなり、出力直流電圧Eoを安定化するよう調整される。またその放電時定数は直流入力電圧Eiに反比例する。ツェナーダイオード848は帰還電圧Vfbに下限値Vfb(MIN)を設けるために挿入した。オン時間Tonの最大オン時間Ton(MAX)は、

$$Ton(MAX) = (Vz1 - Vfb(MIN)) \cdot C1 \cdot Rtr / (nEi)$$

となり、直流入力電圧Eiが高くなるほど最大オン時間Ton(MAX)が短くなるように入力補正がかけられるようになる。

【0021】オフ時間設定回路85は、ドライブ回路86から出力されるドライブ信号dをそれぞれ抵抗853と抵抗854を介してNPNトランジスタ855とNPNトランジスタ856で受ける。スイッチング素子3がオン、即ちドライブ信号dがHレベルの時、NPNトランジスタ855及び856はオン状態にあるので、第2のコンデンサ852はOVに放電されているとともに、出力される最小オフ時間信号cはLレベルになっている。

この第2のコンデンサ852のOVが第2の所定の電圧である。ドライブ信号dがLレベルになると、NPNトランジスタ855及び856はオフし、第2のコンデンサ852は定電流源851によって充電を開始されるとともに、第2のコンデンサ852の電圧Vc2は、比較器857によって帰還電圧Vfbと比較されているので最小オフ時間信号cはHレベルになる。Vc2の充電が進み、Vc2 > Vfbとなると最小オフ時間信号cはLレベルになる。最小オフ時間Ton(MIN)は次のように求まる。定電流源851からの充電電流をI2、第2のコンデンサ852の静電容量をC2とする

$$Ton(MIN) = Vfb \cdot C2 / I2$$

となる。帰還電圧Vfbが高くなるほど、最小オフ時間Ton(MIN)は長くなる。

【0022】ドライブ回路86は、ターンオン信号a、ターンオフ信号bと最小オフ時間信号cを受電し、スイッチング素子3をオンオフするとともに、前記各回路に制御回路の出力情報を示すドライブ信号dを出力する。ターンオン信号aはNOT回路861によって反転された後、最小オフ時間信号cとともにNOR回路862に入力される。NOR回路862の出力がHレベルになるのは、ターンオン信号aがHレベルで最小オフ時間信号cがLレベルの場合、即ち、最小オフ時間外で3次巻線23にフライバック電圧が発生していない時である。このNOR回路862の出力信号とターンオフ信号bと

* 時間となる。即ち、

が、NOR回路863及び864で構成されるフリップフロップ回路に入力される。その出力は増幅器865を介してドライブ信号dとして出力される。ドライブ信号dは、ターンオフ信号bがHレベルのパルスを発するとLレベルとなり、スイッチング素子3をオフするとともに、NOR回路862の出力信号がHレベルになるまで、即ち最小オフ時間後にターンオン信号aがHレベルになるまでLレベルを維持する。図6は、以上のように説明してきた本実施例におけるスイッチング電源装置の制御回路の要部波形を示すタイミングチャートであり、重負荷時と軽負荷時における3次巻線23の電圧Vtr、ターンオン信号a、第1のコンデンサ846の電圧Vc1、ターンオフ信号b、第2のコンデンサ852の電圧Vc2、最小オフ時間信号c、NOR回路862の出力信号とドライブ信号dを示した。また、図7に帰還電圧Vfbと、オン時間Ton、オフ時間Ton(MIN)との関係を示す。

【0023】以上のように、オン時間設定回路84に第1のコンデンサ846を設け、スイッチング素子3がオンの時に3次巻線23に発生するフォワード電圧に応じた電流で第1のコンデンサ846を第1の所定の電圧から充電あるいは放電するとともに、検知回路からの帰還信号から得られる帰還電圧Vfbと第1のコンデンサの電圧Vc1を比較し、Vc1がVfbに至るとターンオフ信号bを出力する構成とし、オフ時間設定回路85に第2のコンデンサ852を有し、スイッチング素子3がオフすると最小オフ時間信号cを出力し、同時に第2のコンデンサ852を第2の所定の電圧から所定の電流で充電あるいは放電するとともに、第2のコンデンサの電圧Vc2とVfbを比較し、Vc2がVfbに至ると最小オフ時間信号cをオフにする構成とすることにより、本発明を具現化することができるとともに、オン時間設定回路84に設けた第1のコンデンサ846の放電時間でオン時間Tonを決定し、その放電電流を入力直流電圧Eiの関数として入力補正をかけ、入力直流電圧Eiが高くなるほど短くなる特性を有するオン時間Tonに対応し、入力直流電圧Eiの変動による帰還電圧Vfbの変動を抑制することができる。従って入力直流電圧Eiの変動による最小オフ時間Ton(MIN)の変動も抑制することができ、軽負荷時におけるスイッチング周波数fの入力変動を抑えることができる。さらにこの構成は帰還電圧Vfbに下限値を設けることで、最大オン時間Ton(MAX)にも入力直流電圧依存性をかけることができ、スイッチング電源装置の最大入力電力の入力補正をかけることができるようになる。

【0024】(実施例3) 以下本発明の第3の実施例について、図面を参照しながら説明する。図8は、本発明

の第3の実施例におけるスイッチング電源装置の制御回路のうち、オフ時間設定回路を示すものであり、請求項4及び5に相当するものである。他の構成については、図5と同様なので省略した。図8において、定電流源851、第2のコンデンサ852、抵抗853、854、NPNトランジスタ855、856と比較器857は図5のオフ時間設定回路85と同様なので同じ符号を付与した。図5の構成と異なるのは、抵抗871～873、比較器874、OR回路875、NOT回路876、NPNトランジスタ877と定電流源878を付加した点である。

【0025】以上のように構成されたオフ時間設定回路についてその動作を説明する。抵抗871と抵抗872は基準電圧Vccを分割して第3の所定の電圧V3を作る。比較器874は第3の所定の電圧V3と第2のコンデンサ852の電圧Vc2とを比較し、その出力は比較器858の出力とともにOR回路875へ入力される。OR回路875の出力が最小オフ時間信号cとなる。従ってドライブ信号dがLレベルとなり、NPNトランジスタ855、856がオフすると、第2のコンデンサ852が充電され始め、比較器874の出力と比較器857の出力はともにHレベルであったので、最小オフ時間信号cはHレベルとなる。そしてこの最小オフ時間信号cのHレベルは、比較器874の出力と比較器857の出力はともにLレベルになるまで維持される。即ち、帰還電圧Vfbが第3の所定の電圧V3よりも低い場合、第2のコンデンサ852の電圧Vc2の充電が進みVc2>Vfbとなっても、最小オフ時間信号cはHレベルのままであり、さらにVc2>V3となった時に最小オフ時間信号cはLレベルになる。最小オフ時間Toff(MIN)は、 $Toff(MIN) = V3 \cdot C2 / I2$ に固定される。逆に帰還電圧Vfbが第3の所定の電圧V3よりも高いと、最小オフ時間信号cはVc2>VfbとなるとLレベルになり、帰還電圧Vfbの依存性を有することになる。以上の構成により、最小オフ時間Toff(MIN)は下限値を設定でき、重負荷時で最小オフ時間Toff(MIN)が短くなりすぎることを防ぐことができる。

【0026】さらに本実施例においては、比較器874の出力をNOT回路876と抵抗873を介してNPNトランジスタ877へ入力し、NPNトランジスタ877がオンすると第2のコンデンサ852に定電流源878が接続される構成を有している。即ち、第2のコンデンサ852の電圧Vc2の充電が進みVc2>V3となると、NPNトランジスタ877がオンして第2のコンデンサ852に定電流源878が接続され、第2のコンデンサ852への充電電流は、定電流源851の充電電流I2と定電流源878の放電電流との差となる。この定電流源851の充電電流I2と定電流源878の放電電流との差をI3とすると、帰還電圧Vfbが第3の所

定の電圧V3よりも高い時の最小オフ時間Toff(MIN)は、 $Toff(MIN) = V3 \cdot C2 / I2 + (Vfb - V3) \cdot C2 / I3$ となる。図9に本実施例における要部波形図として、重負荷時と軽負荷時の第2のコンデンサの電圧Vc2、比較器857の出力、比較器874の出力と最小オフ時間信号cを示し、図10に帰還電圧Vfbと最小オフ時間Toff(MIN)との関係を示す。

【0027】以上のように、オフ時間設定回路に第3の所定の電圧V3を設け、最小オフ時間信号cを出力すると同時に、第2のコンデンサ852の充電を開始すると、第3の所定の電圧V3に至るまでの期間は最小オフ時間信号cを出力し続けることにより、最小オフ時間Toff(MIN)に下限値を設定することができる。本発明に用いたRCCのようなスイッチング電源装置においては、スイッチング素子3のターンオフ時にサージ電圧が発生する。このサージ電圧はトランス2の漏れインダクタンスと寄生容量との高周波の共振現象であり、3次巻線23にもターンオフ直後に高周波電圧が発生する。また、その振幅はターンオフ直前のスイッチング電流が大きい、即ち重負荷時ほど大きくなる。最小オフ時間Toff(MIN)の設定は、このターンオフ直後に発生する高周波電圧でタイミング回路が出力するターンオン信号を無視し、必要なオフ時間を確保するという効果もある。本発明のように最小オフ時間Toff(MIN)が重負荷時ほど短くなると、この効果を損なう恐れがある。最小オフ時間Toff(MIN)に下限値を設定することができると、重負荷時に最小オフ時間Toff(MIN)が短くなりすぎることを防ぐことができる。

【0028】さらに第2のコンデンサ852を第3の所定の電圧V3に至るまでの期間は所定の電流I2で充電し、第3の所定の電圧V3からは第2の所定の電流I3で充電する構成とすることにより、図10に示したように軽負荷時における最小オフ時間Toff(MIN)の変化幅を拡大することができる。図5までの構成では最小オフ時間Toff(MIN)は、単に帰還電圧Vfbに比例しただけのものであった。本実施例のように、最小オフ時間Toff(MIN)の下限値を設定する場合と軽負荷時において変化させる場合で、第2のコンデンサ852への充電電流を変えることによって、最小オフ時間Toff(MIN)と帰還電圧Vfbとの関係も設定できるようにすれば、設計の自由度が増し、より高性能なスイッチング電源装置を得ることができる。

【0029】(実施例4)以下本発明の第4の実施例について、図面を参照しながら説明する。図11は本発明の第4の実施例におけるスイッチング電源装置の制御回路のうち、オン時間設定回路とオフ時間設定回路を示すものである。オン時間設定回路とオフ時間設定回路以外の構成は図1及び図5と同様なので省略した。また図1

1に示したオフ時間設定回路は図8に示したものと基本的な動作は同様であり、本実施例は請求項6に相当するものである。図11において、3次巻線23、抵抗831、抵抗841、NPNトランジスタ843、844、フェナーダイオード847、848と比較器849は図5と同様であり、定電流源851、878、抵抗854、871～873、NPNトランジスタ854、877、比較器874、OR回路875とNOT回路876は図8と同様である。図5及び図8の構成と異なるのは、第1及び第2のコンデンサ846、852を共用化してコンデンサ880とし、抵抗842、853、NPNトランジスタ845、855と比較器857を取り除き、抵抗881～883、NPNトランジスタ884、PNPトランジスタ885、886、NOT回路887、888、AND回路889とOR回路890を付加し、オン時間設定回路においては、比較器849の出力からNOT回路887とAND回路889からなるパルス発生回路を介してターンオフ信号bを出力し、ターンオフ信号bを抵抗881を介してNPNトランジスタ884で受けてコンデンサ880を急速放電する構成とし、オフ時間設定回路においては、第1及び第2のコンデンサ846、852を共用化しコンデンサ880としたので比較器857と比較器849も共用でき、抵抗882とPNPトランジスタ885がドライブ信号dを受けて定電流源851をスイッチし、最小オフ時間信号cをNOT回路888とOR回路890からなるパルス発生回路と抵抗883を介してPNPトランジスタ886でコンデンサ880を急速充電する構成とした点である。

【0030】以上のように構成されたオン時間設定回路とオフ時間設定回路についてその動作を説明する。まず、ドライブ信号dがHレベルになり、スイッチング素子3をオンすると、3次巻線23にフォワード電圧が発生し、NPNトランジスタ844を介してコンデンサ880を放電する。同時にNPNトランジスタ854もオンし最小オフ時間信号cをLレベルに固定する。以上は図5と同様の動作である。異なるのは第1及び第2のコンデンサ846、852を共用化してコンデンサ880としているため、定電流源851によるコンデンサ880への充電を、PNPトランジスタ885をオフすることで遮断する点である。コンデンサ880の電圧をVcとすると、コンデンサ880の放電が進みVc < Vfbとなると、比較器849はHレベルとなり、NOT回路887とAND回路889からなるパルス発生回路がこのLレベルからHレベルの立ち上がりを検出してワンショットパルスのターンオフ信号bを出力する。ターンオフ信号bはドライブ信号dをLレベルにするとともに、NPNトランジスタ884をオンし、コンデンサ880の電圧Vcを第2の所定の電圧である0Vに急速放電する。ドライブ信号dがLレベルになると、NPNトラン

ジスタ856がオフし、比較器849のHレベルを入力されているOR回路875の出力である最小オフ時間信号cはHレベルになる。同時にPNPトランジスタ882はオンし、ワンショットパルスのターンオフ信号bがLレベルになってNPNトランジスタ884がオフすると、定電流源851からコンデンサ880を充電電流I2で充電を開始する。この時、Vc < V3であるので、比較器874の出力はHレベルにあり、NPNトランジスタ877はオフであるので、定電流源878は接続されていない。Vfb < V3の場合、コンデンサ880はVc < V3に至るまで充電電流I2で充電され続け、この期間が最小オフ時間信号cはHレベルとなる。Vfb > V3の場合、Vc > V3からはNPNトランジスタ877がオンして、コンデンサ880はVc > Vfbに至るまで充電電流I3で充電され、この期間が最小オフ時間信号cはHレベルとなる。この最小オフ時間Toff(MIN)の決定動作は図8と同様である。NOT回路888とOR回路890からなるパルス発生回路は、最小オフ時間信号cがLレベルになる立ち上がりを検出してワンショットパルスの信号を出力し、このワンショットパルスの信号を受けてPNPトランジスタ886がオンし、コンデンサ880はフェナーダイオード847で決まる第1の所定の電圧Vz1まで急速充電される。この後、タイミング回路からのターンオン信号aを受付け、ドライブ信号dがHレベルになるまでこの状態を保ち、ドライブ信号dがHレベルになると上記動作を繰り返す。図12に、以上の動作を要部波形図として、重負荷時と軽負荷時におけるコンデンサ880の電圧Vc、比較器849の出力、ターンオフ信号b、比較器874の出力、最小オフ時間信号c、比較器890の出力とドライブ信号dを示す。

【0031】以上のように本実施例によれば、オン時間設定回路の第1のコンデンサ846とオフ時間設定回路の第2のコンデンサ852を共用化してコンデンサ880とし、オン時間設定回路ではターンオフ信号bを出力すると同時にコンデンサ880を第2の所定の電圧0Vまで急速放電し、オフ時間設定回路では最小オフ時間信号cがなくなると同時にコンデンサ880を第1の所定の電圧Vz1まで急速充電する構成とすることにより、本発明によるスイッチング電源装置の制御回路を集積回路化した場合に、集積回路の端子数及び外付け部品点数の低減が可能となる。

【0032】(実施例5)以下に本発明の第5の実施例について、図面を参照しながら説明する。図13は、請求項7の発明を図8に示したオフ時間設定回路に適用したもので、図8と異なる構成のみを示した。従って図13は、本発明の第5の実施例におけるスイッチング電源装置の制御回路のうち、オフ時間設定回路の一部分を示す。図13において、抵抗891と892は基準電圧Vccを分割し、第4の所定の電圧V4を作る。比較器8

9 3は第4の所定の電圧V 4と第2のコンデンサ8 5 2の電圧V c 2を比較する。比較器8 9 3の出力はOR回路8 7 5の出力とともにAND回路8 9 4に入力され、AND回路8 9 4の出力が最小オフ時間信号cとなる。NPNトランジスタ8 5 6は、OR回路8 7 5の出力ではなく最小オフ時間信号cを短絡するように接続される。

【0 0 3 3】以上のように構成されたオフ時間設定回路の動作を説明する。第4の所定の電圧V 4は第3の所定の電圧V 3よりも高く設定し、V f b < V 4である場合はV c 2 < V 4でもあるので、比較器8 9 3の出力はHレベルであり、図8の動作と同様である。V f b > V 4の場合、最小オフ時間T o f f (M I N)内で第2のコンデンサ8 5 2の電圧V c 2が充電されている時、V c 2 > V 4となると比較器8 9 3の出力はLレベルになり、AND回路8 9 4の出力即ち最小オフ時間信号cはLレベルとなる。従って最小オフ時間T o f f (M I N)に上限値を設定することができる。

【0 0 3 4】以上のように本実施例によれば、最小オフ時間T o f f (M I N)に上限値を設定することにより、負荷が軽くなると最小オフ時間T o f f (M I N)が長くなり低周波化していくスイッチング周波数fが、低くなりすぎて可聴領域(20 kHz以下)になることを防ぐことができるようになる。

【0 0 3 5】なお、第1から第5の実施例において、オン時間の設定では第1のコンデンサ8 4 6またはコンデンサ8 8 0を放電し、最小オフ時間の設定では第2のコンデンサ8 5 2またはコンデンサ8 8 0を充電するような構成としたが、各時間設定にコンデンサの充放電時間を利用する手段として代表させたのであって、これに限定されるものではない。

【0 0 3 6】(実施例6) 本発明の第6の実施例におけるスイッチング電源装置の制御回路を図14に示し説明する。図14において、制御I C 9は、コモン電圧に接続される端子9 0、制御I C 9に電源電圧を供給する端子9 1、スイッチング素子3をオンオフする端子9 2、抵抗等を介して3次巻線2 3に接続される端子9 3、フォトカプラ7 6を接続されて帰還信号を受電する端子9 4、最小オフ時間を設定する端子9 5を有し、端子9 3への印加電圧が所定値より低く、最小オフ時間後である時、端子9 2から出力パルス電圧を出力し、この出力パルス電圧は端子9 4からの流出電流が大きいほど短くなる機能を有する。通常端子9 5にはコンデンサ9 5 0と抵抗9 5 1の並列回路が接続され、最小オフ時間T o f f (M I N)は所定の電圧に充電されたコンデンサ9 5 0が抵抗9 5 1によって放電される時間によって決定される。これに本発明を適用するには、フォトカプラ7 6のトランジスタ電流を帰還電圧V f bに変換する抵抗8 2と、帰還電圧V f bをベースに受けて端子9 5に帰還電圧V f bに応じた電流を流すNPNトランジスタ9 4

0と抵抗9 4 1を接続する。

【0 0 3 7】以上の構成により、軽負荷時にはフォトカプラ7 6のトランジスタ電流が増えて帰還電圧V f bが上昇し、NPNトランジスタ9 4 0が能動領域になると、抵抗9 4 1を介して電流が流れ、この電流がコンデンサ9 5 0の放電時間を延ばすように働く。即ち、最小オフ時間T o f f (M I N)も延びる。

【0 0 3 8】以上のように本発明は、最小オフ時間設定機能を有する既存の制御I Cにわずかの外付け部品の追加で具現化することも可能である。

【0 0 3 9】(実施例7) 実施例1から実施例6まではRCCのスイッチング電源装置に本発明を適用してきた。これは既述の通り、RCCが軽負荷時においてスイッチング周波数が高周波化する特性を有するため、本発明の効果が最も顕著に現れるためである。しかしRCCのように軽負荷時においてスイッチング周波数が高周波化する特性を有するものはもちろん、固定のスイッチング周波数で動作するほとんどのスイッチング電源装置においても、本発明を適用すれば軽負荷時にスイッチング素子のターンオン損失を低減することができる。図15に請求項8に相当する本発明の第7の実施例におけるスイッチング電源装置の回路構成図を示し説明する。

【0 0 4 0】図15において、1は入力直流電源、2はトランスであり、1次巻線2 1と2次巻線2 2を有する。3はスイッチング素子、4 1及び4 2はダイオード、5 1は平滑チョーク、5 2は出力コンデンサであり、スイッチング素子3のオンオフにより高周波交流電圧に変換された入力直流電圧をトランス2を介してダイオード4 1及び4 2と平滑チョーク5 1と出力コンデンサ5 2とで整流平滑し、負荷6へ出力直流電圧を供給するフィードフォワードコンバータを構成する。7は検知回路であり、出力直流電圧を検知しフォトカプラ7 6を介して帰還信号を出力する。1 0は制御回路であり、第6の実施例同様既存のスイッチングレギュレータ制御用I Cである。制御回路1 0は、コモン電圧に接続される端子1 0 0、制御回路1 0に電源電圧を供給する端子1 0 1、スイッチング素子3をオンオフする端子1 0 2、抵抗1 0 7を接続される端子1 0 3、コンデンサ1 0 8を接続される端子1 0 4、抵抗1 0 9を接続される端子1 0 5、フォトカプラ7 6を接続されて帰還信号を受電する端子1 0 6を有し、端子1 0 6からの流出電流を電流/電圧変換して内部帰還電圧を作り、充放電を繰り返すコンデンサ1 0 8の電圧、即ち端子1 0 4の電圧と比較して端子1 0 2から出力される出力パルス幅を調整する。コンデンサ1 0 8の電圧が充電期間中で、内部帰還電圧より低い時に端子1 0 2から出力パルスを出力するものとする。また、端子1 0 3及び端子1 0 5に接続される抵抗値に応じて、それぞれコンデンサ1 0 8の充電電流と放電電流が決定される。抵抗値が大きいほど充放電電流は少なくなるものとする。従って、抵抗1 0 7、

コンデンサ108、抵抗109の設定値により最大オン時間及び最小オフ時間とスイッチング周波数が決まる。

以上が制御回路10の通常の使用方法であるが。さらに、フォトカプラ76のトランジスタ電流を帰還電圧V_{f b}に変換する抵抗82と、帰還電圧V_{f b}をベースに受けて端子105に帰還電圧V_{f b}に応じた電流を流すNPNトランジスタ940と抵抗941を接続する。

【0041】以上のような構成とすることにより、軽負荷時にはフォトカプラ76のトランジスタ電流が増えて帰還電圧V_{f b}が上昇し、NPNトランジスタ940が能動領域になると、抵抗941を介して電流が流れ、この電流が端子105に接続される抵抗値を見かけ上大きくする働きをする。このためコンデンサ108の放電時間が延ばされて、端子102から出力パルスがオフの期間、即ちスイッチング素子3のオフ時間が長くなる。

【0042】以上のように本実施例によれば、既存のスイッチングレギュレータ制御用ICにわずかの外付け部品を追加することで、固定のスイッチング周波数で動作していたスイッチング電源装置を軽負荷時には低周波化し、本発明を具現化することも可能であり、軽負荷時にスイッチング素子3のターンオン損失を低減することができる。

【0043】なお、第1の実施例から第7の実施例において、検知回路7を出力直流電圧E_oを検知するように2次側に構成し、帰還信号をフォトカプラ76を介して制御回路に帰還したが、検知回路を3次巻線23のフライバック電圧を整流平滑して得られる直流電圧を検知するように構成することで、フォトカプラ76を省略し出力直流電圧E_oを略定化させる手段もある。これも間接的に検知回路は出力直流電圧E_oを検知しているのであり、軽負荷であることを帰還信号より認識し、オフ時間を持続するように制御する構成であれば本発明に包含されることは言うまでもあるまい。

【0044】

【発明の効果】以上のように本発明は入力直流電源と、1次巻線と2次巻線と3次巻線を有するトランスと、入力直流電源1と1次巻線21と直列に接続されるスイッチング素子と、2次巻線に発生するフライバック電圧を整流平滑し、負荷に出力直流電圧を供給するダイオードと出力コンデンサと、出力直流電圧を検知する検知回路と、検知回路からの帰還信号に基づいて負荷が軽いほど長くなる最小オフ時間を決定し、最小オフ時間後に3次巻線のフライバック電圧が発生していないのを検出してスイッチング素子をオンさせ、検知回路からの帰還信号に基づいて出力直流電圧を安定化するようにスイッチング素子のオン時間を決定する機能を有する制御回路とを備えた構成とすることにより、軽負荷時においては積極的にスイッチング周波数を低くすることができます、スイッチング素子のターンオン損失を低減して効率劣化を防ぎ、さらにより軽負荷まで動作の安定性を確保すること

ができる優れたスイッチング電源装置を実現できるものである。

【図面の簡単な説明】

【図1】本発明の第1の実施例におけるスイッチング電源装置の回路構成図

【図2】第1の実施例におけるスイッチング電源装置の要部波形図

【図3】第1の実施例におけるスイッチング電源装置の帰還電圧と動作時間の関係図

【図4】第1の実施例におけるスイッチング電源装置の負荷とスイッチング周波数の関係図

【図5】本発明の第2の実施例におけるスイッチング電源装置の制御回路の回路構成図

【図6】第2の実施例におけるスイッチング電源装置の要部波形図

【図7】第2の実施例におけるスイッチング電源装置の帰還電圧と動作時間の関係図

【図8】本発明の第3の実施例におけるスイッチング電源装置の制御回路のオフ時間設定回路の回路構成図

【図9】第3の実施例におけるスイッチング電源装置の制御回路のオフ時間設定回路の要部波形図

【図10】第3の実施例におけるスイッチング電源装置の帰還電圧と最小オフ時間の関係図

【図11】本発明の第4の実施例におけるスイッチング電源装置の制御回路のオン時間設定回路とオフ時間設定回路の回路構成図

【図12】第4の実施例におけるスイッチング電源装置の制御回路の要部波形図

【図13】本発明の第5の実施例におけるスイッチング電源装置の制御回路のオフ時間設定回路の一部の回路構成図

【図14】本発明の第6の実施例におけるスイッチング電源装置の制御回路の回路構成図

【図15】本発明の第7の実施例におけるスイッチング電源装置の回路構成図

【図16】従来のスイッチング電源装置の回路構成図

【符号の説明】

1 入力直流電源

2 トランス

21 1次巻線

22 2次巻線

23 3次巻線

3 スイッチング素子

4 ダイオード

5 出力コンデンサ

6 負荷

7 検知回路

80 制御回路

83 タイミング回路

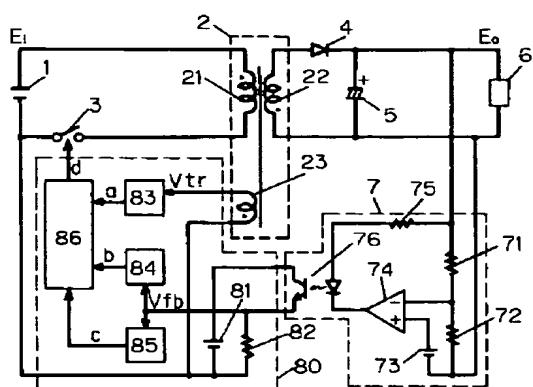
84 オン時間設定回路

8.5 オフ時間設定回路

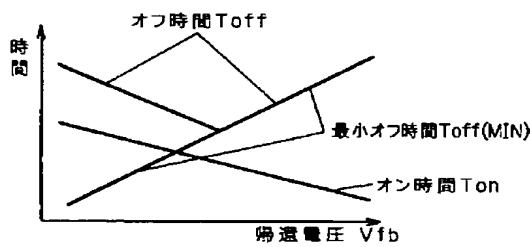
* * 8.6 ドライブ回路

【図1】

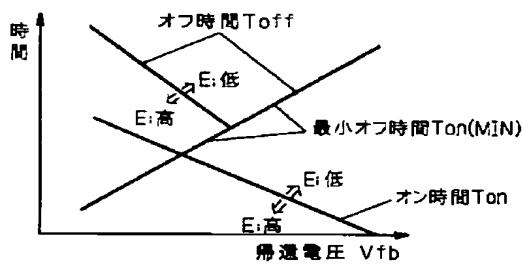
1 入力直流電源	21 1次巻線
2 トランジ	22 2次巻線
3 スイッチング素子	23 3次巻線
4 ダイオード	80 制御回路
5 出力コンデンサ	83 タイミング回路
6 負荷	84 オン時間設定回路
7 検知回路	85 オフ時間設定回路
	86 ドライブ回路



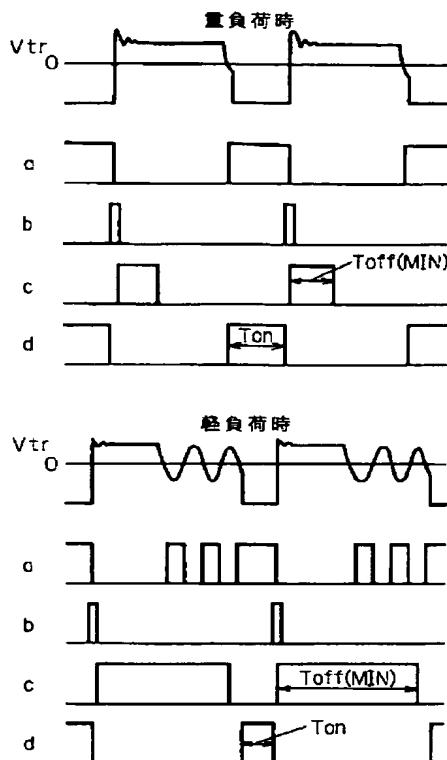
【図3】



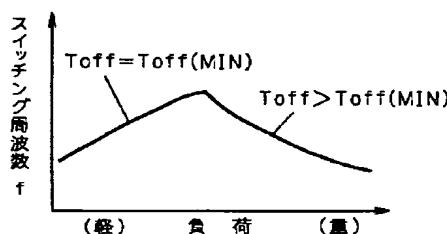
【図7】



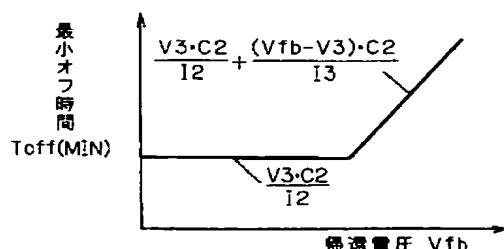
【図2】



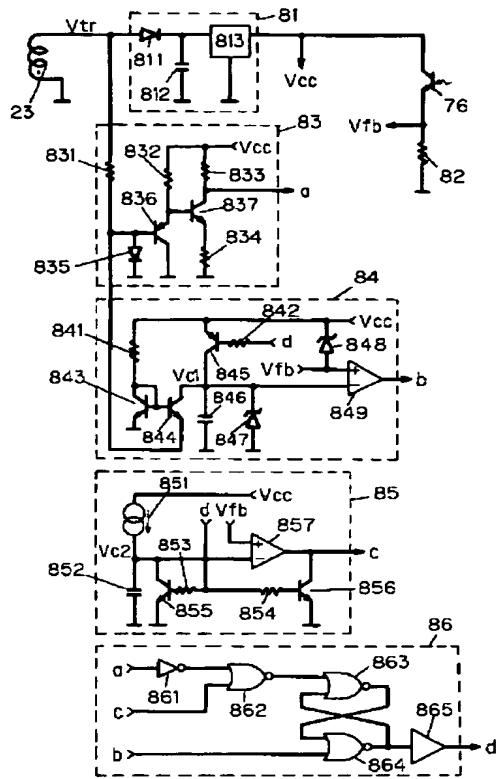
【図4】



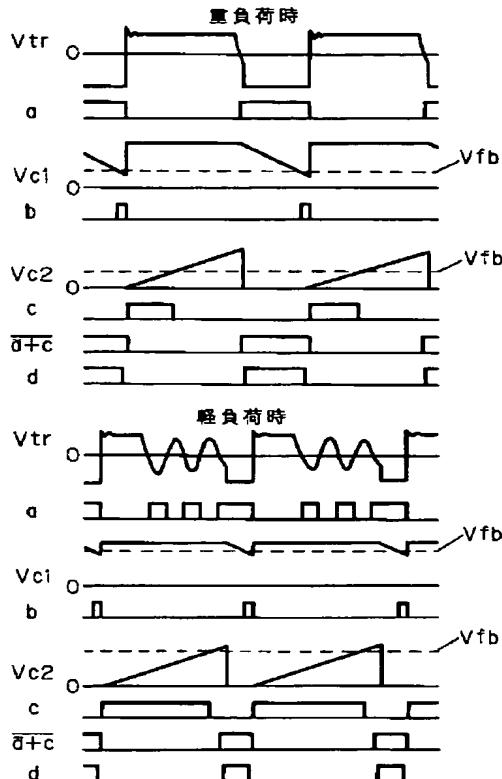
【図10】



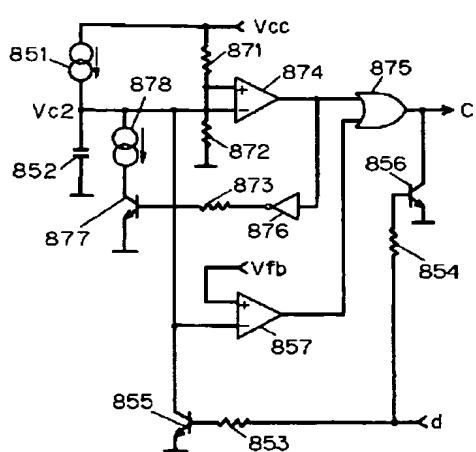
【図5】



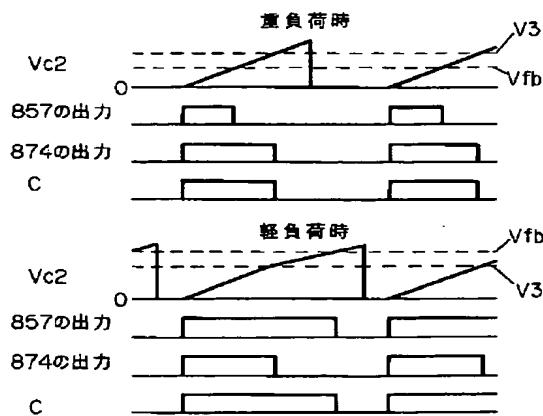
【図6】



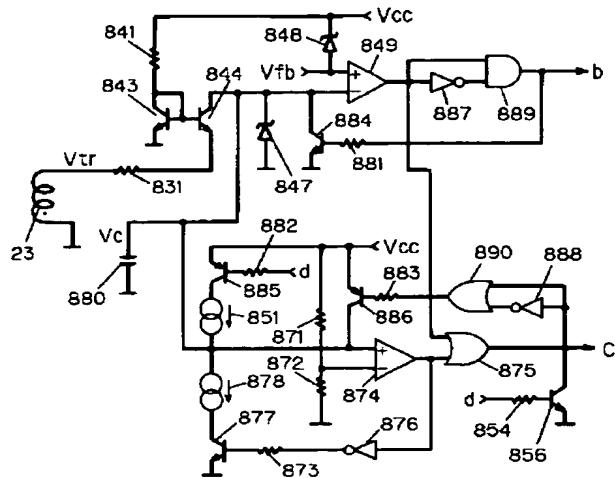
【図8】



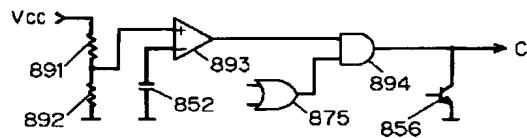
【図9】



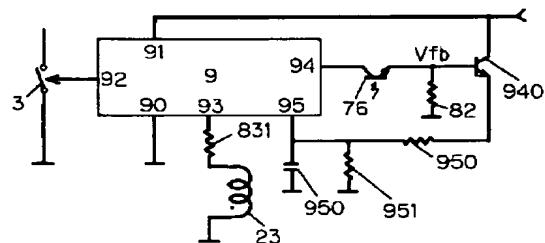
〔図11〕



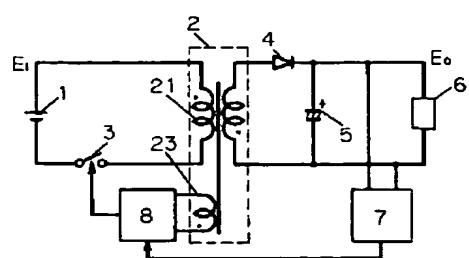
[図13]



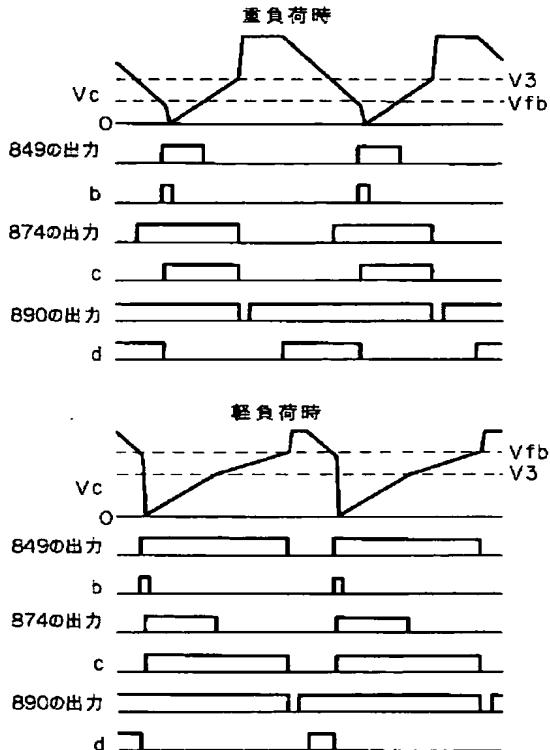
[図14]



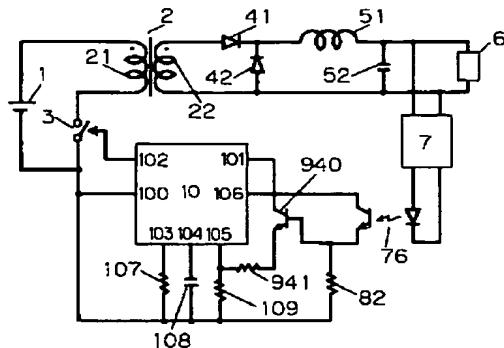
[図16]



[図12]



[図15]



フロントページの続き

(72)発明者 畠 能昌
大阪府門真市大字門真1006番地 松下電器
産業株式会社内